

## 高性能 MCU、高压三相栅极驱动及 MOSFET (600V) 全集成智能功率模块

## 1 主要特点

- 处理器: 96MHz 32 位 Cortex-M0+
- Flash 存储器:
  - 总容量: 64KB
  - 支持擦写保护
- RAM 存储器: 4KB
- 时钟系统:
  - 8MHz 内部 RC 时钟 ( $-40^{\circ}\text{C} \sim 125^{\circ}\text{C} \pm 1\%$  精度)
  - 32kHz 内部低速时钟
  - 96MHz 内部高速 PLL 时钟
- 电源管理系统:
  - 电源电压: 12V ~ 20V
  - 5V/50mA 电压输出
  - 上电 / 掉电复位 (POR / PDR)
  - 低电压检测 (LVD)
- 运行温度范围:  $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
- 定时器:
  - 1 个 16 位高级定时器 (TIMP), 支持 3 对带死区的互补通道输出, 支持刹车等功能
  - 3 个 16 位简单定时器 (TIMS), 其中 1 个支持 1 路互补 PWM 输出, 2 个支持 1 路普通 PWM 输出, 均支持输入捕获
  - 1 个 24 位看门狗定时器
- 通讯接口:
  - 3 个 SCI: 支持 UART, SPI 及 I<sup>2</sup>C (主模式)
- 硬件计算加速器:
  - 支持 32 位有/无符号除法
  - 三角函数 (sin、cos 和 arctan)
- 三相栅极驱动:
  - 耐压最高支持 600V
  - 强大的抗负压能力
  - 强大的抗共模瞬态噪声
  - 所有通道传输延时匹配
  - 所有通道均有欠压保护功能
  - 内置 BSD
- MOSFET:
  - 600V/3A 快恢复功率 MOS (KP886763QL)
  - 600V/1.5A 快恢复功率 CoolMOS (KP886761QL)
- 高速 ADC:
  - 1.25Msps 采样率及 12 位分辨率
  - 10 个外部通道和 5 个内部通道
- DAC: 2 个 8 位分辨率 DAC
- CMP: 2 个轨到轨模拟比较器
- PGA: 2 个可编程增益放大器
  - 增益: 2/3/4/8/16
  - 可支持 OPA 应用
- 通用 I/O:
  - 支持上拉/下拉/开漏/驱动能力可配置
  - 最大支持 15 个 I/O
- 应用:
  - 支持有感、无感 FOC 控制
  - 支持过流、限流、过压、欠压、过温、限温、限速、堵转、母线电压等保护
- 封装: SSOP-38A

## 2 关键参数

- MOSFET 电压 600V
- 驱动电流 (DC):
  - KP886761QL:  $\pm 1.5\text{A}$
  - KP886763QL:  $\pm 3\text{A}$
- 驱动电流 (Pulse):
  - KP886761QL:  $\pm 4.5\text{A}$
  - KP886763QL:  $\pm 5\text{A}$
- MOSFET 内阻:  $2.7\Omega$  (Typ)
- 最大结温:  $+150^{\circ}\text{C}$

## 3 典型应用

- 高压室内外机
- 高压水泵
- 高压抽油烟机



KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

- 
- 高压吸尘器

Kiwi Instruments Corp. Confidential

#### 4 产品描述

KP88676XQL 集成了高性能 MCU、高压三相栅极驱动和 MOSFET (600V)，是一种具备高性能、高集成度和高可靠性的 IPM 模块，适用于高压三相直流无刷电机，支持有感和无感 FOC 电机控制，支持过流、限流、过压、欠压、过温、限温、限速、堵转、母线电压等保护，支持 VSP 调速和 PWM 调速功能。

MCU 采用高性能 ARM Cortex-M0+ 32 位处理器，最高频率达到 96MHz，内嵌存储容量 64KB 高速 Flash 存储器和 4KB SRAM 存储器。芯片集成了丰富的 I/O 端口及多种功能外设。集成 1 个硬件计算加速器 (含 32 位除法器 and 常用三角函数)、1 个采样率高达 1.25Msps 的 12 位 ADC、1 个高精度 8MHz RC 时钟、(-40°C ~ 125°C ±1% 精度)、1 个 32kHz 低频 RC 时钟、一个 96MHz 高速 PLL 时钟、2 个 DAC 和 CME、2 个 PGA、1 个 16 位高级定时器和 3 个 16 位简单定时器，此外还包含多个标准通信接口：3 个 SCT (支持 UART、SPI 和简易 I<sup>2</sup>C)。

三相栅极驱动最高耐压 600V，具备强大的抗负压能力和抗共模瞬态噪声能力，所有通道支持传输延时匹配和欠压保护，内置 BSD。

高压 MOS 为 N 型 MOS，最大输出电压 600V，驱动电流 3A (KP886763QL) 和 1.5A (KP886761QL)，具备高抗 dv/di 能力。

KP88676XQL 供电电压为 12V ~ 20V，工作温度范围为 -40°C 至 +125°C 封装 SSOP-38A。适用于多种电机应用。



## KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

### 5 订购信息

订购型号 <sup>(1)</sup>	封装形式	环保等级	标识码
KP886761QLSSGA	SSOP-38A	无卤	KP886761QLSSG
KP886763QLSSGA	SSOP-38A	无卤	KP886763QLSSG

(1) KP886 7 6 1 Q L S S G A

包装代码	A: 编带盘装
环保代码	G: 无卤
封装代码	SS: SSOP-38A
管脚数量代码	L: 38PIN
工作环境温度代码	Q: -40 ~ 125 °C
MOS 驱动电流	1: 1.5A 3: 3A
600V MOSFET	
Flash ROM 为 64KB	
产品类别	

#### 5.1 订购型号及功能

订购型号	KP886761QLSSGA	KP886763QLSSGA
封装	SSOP-38A	
MOS	1.5A/600V	3A/600V
Driver	600V/6N	
GPIO	15	
Flash (KB)	64	
SRAM (KB)	4	
CPU	Cortex M0+	
TIMP	1	
TIMS	3	
WDT	1	
SCI	3	
ADC	10 (ext ch) + 5 (int ch)	
DAC	2	
COMP	2	
PGA	2	

### 6 产品标记

KP886761QLSSG

标识码

XXXXXX

晶圆批次代码

YWWZZFS

Y: 年份代码 WW: 周代码  
ZZ: 流水码 F、S: 内控码<sup>(1)</sup>



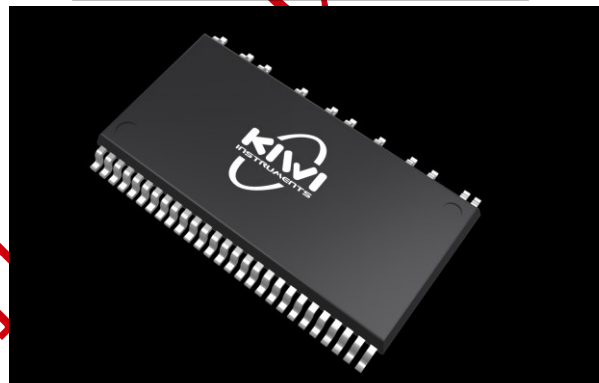
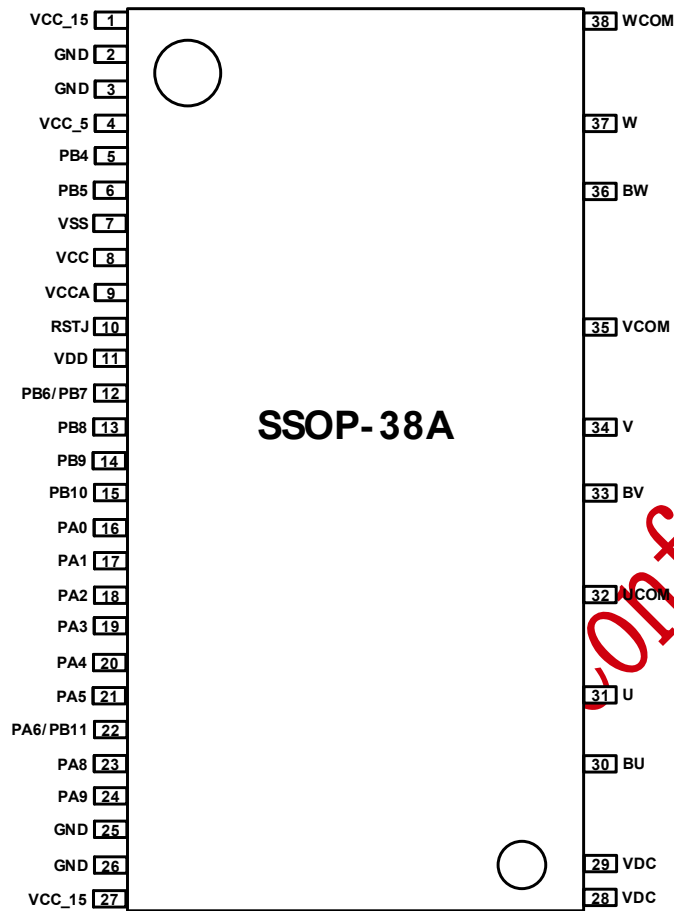
KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

(1) 晶圆批次代码、年份代码、周代码、流水码、内控码实际内容为数字或字母

Kiwi Instruments Corp. Confidential

## 7 管脚定义



KP886761QLSSGA / KP886763QLSSGA

## 7.1 管脚功能描述

管脚	名称	类型 <sup>(1)</sup>	管脚功能
1	VCC_15	S	15V 电源输入
2	GND	S	栅极驱动地
3	GND	S	栅极驱动地
4	VCC_5	S	5V 电源输出
5	PB4	I/O	IO/SWCLK/SCI1_TX_SDA_MOSI/EVT1
6	PB5	I/O	IO/SWDIO/SCI1_RX_MISO/EVT2
7	VSS	S	MCU 地
8	VCC	S	5V 电源输入
9	VCCA	S	5V 电源输入
10	RSTJ	NRST	复位
11	VDD	S	1.5V 电源输出
12	PB6/PB7	I/O	IO/ADC_IN8/ACMP0_INP3/TIM0_CH0/SCI2_RX_MISO/ TIM0_CH0N/SCI2_SCK_SCL/TIM1_CH0/EVT2
13	PB8	I/O	IO/ADC_IN9/ACMP0_INP1/SCI2_TX_SDA_MOSI/EVT3
14	PB9	I/O	IO/ACMP0_INN/KR6/SCI2_CS/TIM2_CH0/EVT4
15	PB10	I/O	IO/ADC_IN10/ACMP0_INP2/PGA1_INN/EVT5
16	PA0	I/O	IO/ADC_IN0/ACMP0_INP0/PGA1_INP/KR0/TIM0_CH0/EVT0
17	PA1	I/O	IO/ADC_IN1/PGA1_OUT/KR1/TIM1_CH0/EVT1
18	PA2	I/O	IO/ADC_IN2/ACMP1_INN/DAC0_O/TIM2_CH0/EVT2
19	PA3	I/O	IO/ADC_IN3/ACMP1_INP0/PGA0_OUT/DAC1_O/TIM8_ETR/EV T3
20	PA4	S	IO/ADC_IN4/PGA0_INN/TIM8_BRK/EVT4
21	PA5	I/O	IO/ADC_IN5/PGA0_INP/KR2/SCI1_RX_MISO/BUZ_CLK/EVT5
22	PA6/PB11	I/O	IO/ADC_IN6/ACMP1_INP1/KR3/EVT1/SCI1_TX_SDA_MOSI/S CI1_RX_MISO/EVT0/EVT3
23	PA8	I/O	IO/SCI1_TX_SDA_MOSI/SCI0_TX_SDA_MOSI/EVT2
24	PA9	I/O	IO/SCI1_SCK_SCL/TIM2_CH0/SCI0_RX_MISO/EVT3
25	GND	S	栅极驱动地
26	GND	S	栅极驱动地
27	VCC_15	S	15V 电源输入



# KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

28	VDC	HS	高压电源输入
29	VDC	HS	高压电源输入
30	BU	HF	U 相上桥浮动电源
31	U	HO	U 相输出
32	UCOM	HG	U 相下桥地
33	BV	HF	V 相上桥浮动电源
34	V	HO	V 相输出
35	VCOM	HG	V 相下桥地
36	BW	HF	W 相上桥浮动电源
37	W	HO	W 相输出
38	WCOM	HG	W 相下桥地
-	PA10	I/O	TIM8_CH0--U_HIN (MCU 和 Driver 内部互联)
-	PA11	I/O	TIM8_CH0N--U_LIN (MCU 和 Driver 内部互联)
-	PB0	I/O	TIM8_CH2--V_HIN (MCU 和 Driver 内部互联)
-	PA14	I/O	TIM8_CH2N--V_LIN (MCU 和 Driver 内部互联)
-	PB1	I/O	TIM8_CH1N--W_HIN (MCU 和 Driver 内部互联)
-	PB3	I/O	TIM8_CH1--W_LIN (MCU 和 Driver 内部互联)

(1) S - 电源管脚; I/O - 输入/输出; NRST - 复位管脚; HS - MOS 电源输入; HF - MOS 上桥浮动电源; HO - MOS 输出; HG - MOS 下桥地。

## 7.2 管脚数字功能复用

管脚名称	功能 0	功能 1	功能 2	功能 3	功能 4
PB6	TIM0_CH0	SCI2_RX_MISO		EVT1	
PB7	TIM0_CH0N	SCI2_SCK_SCL	TIM1_CH0	EVT2	
PB8		SCI2_TX_SDA_MOSI		EVT3	
PB9	KR6	SCI2_CS	TIM2_CH0	EVT4	
PB10				EVT5	
PA0	KR0	TIM0_CH0		EVT0	
PA1	KR1	TIM1_CH0		EVT1	
PA2		TIM2_CH0		EVT2	
PA3	TIM8_ETR			EVT3	
PA4	TIM8_BRK			EVT4	
PA5	KR2	SCI1_RX_MISO	BUZ_CLK	EVT5	
PA6	KR3	SCI1_TX_SDA_MOSI		EVT0	
PA7	KR4			EVT1	
PB11	SCI1_RX_MISO			EVT3	
PA8	SCI1_TX_SDA_MOSI		SCI0_TX_SDA_MOSI	EVT2	
PA9	SCI1_SCK_SCL	TIM2_CH0	SCI0_RX_MISO	EVT3	
PA10	SCI0_CS	TIM0_CH0		EVT4	
PA11	SCI0_TX_SDA_MOSI	TIM1_CH0	ACMP0_OUT	EVT5	
PA14	TIM1_CH0	TIM0_CH0N		EVT2	
PB0	TIM8_CH0N			EVT3	
PB1	TIM8_CH1N			EVT4	
PB3	TIM8_CH0	SCI0_SCK_SCL	KR5	EVT0	
PB4	TIM8_CH1	SWCLK	SCI1_TX_SDA_MOSI	EVT1	
PB5	TIM8_CH2	SWDIO	SCI1_RX_MISO	EVT2	

## 8 功能框图

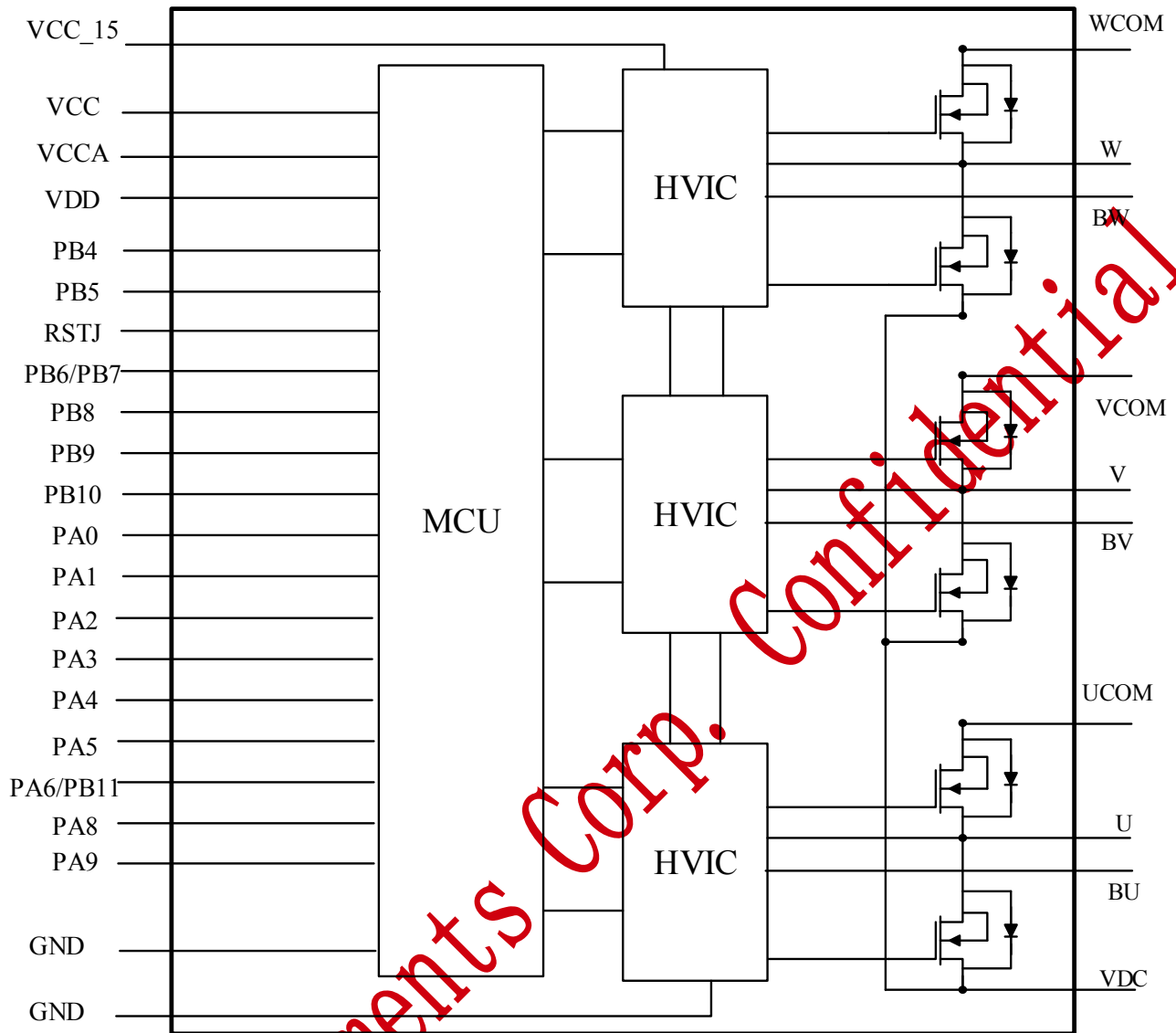


图 1 模块框图

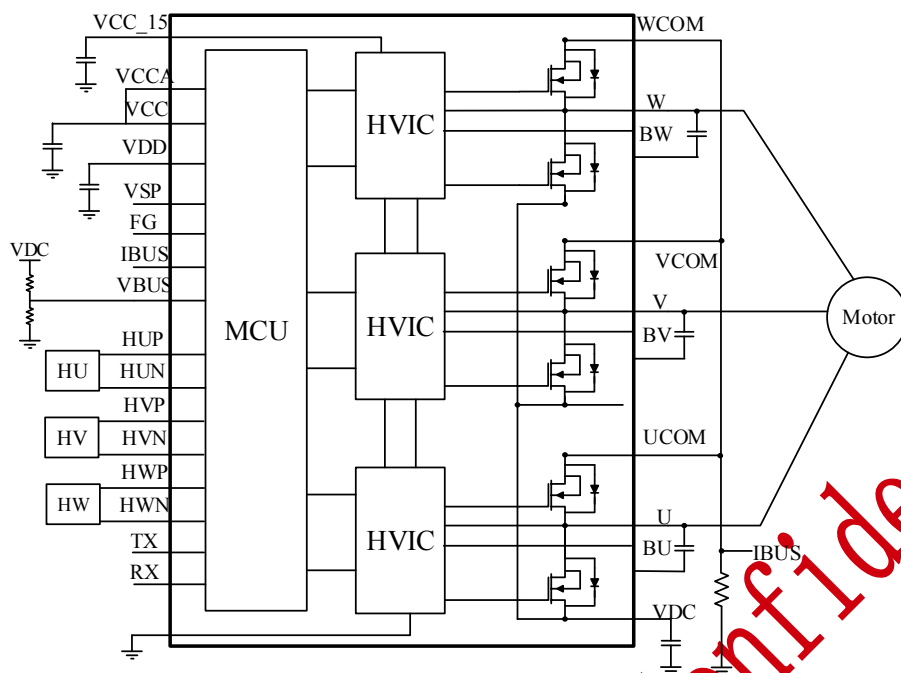


图 2 有感 HALL 模式

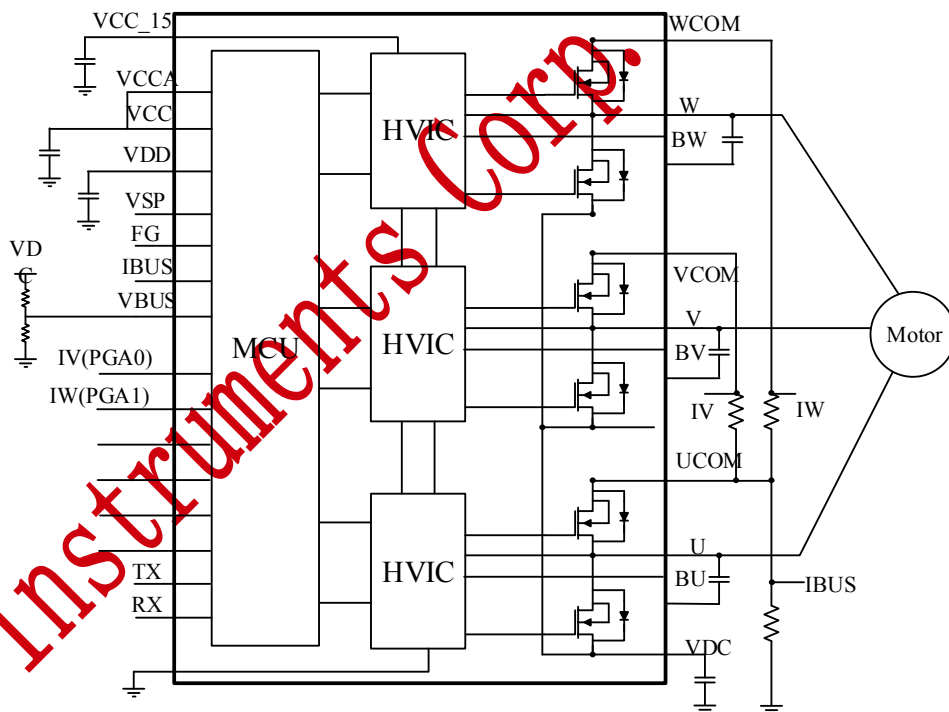


图 3 无感双电阻模式

## 9 功能描述

### 9.1 CPU

Cortex®-M0+ 处理器是一款低门数、高效能的 32 位处理器内核，专为要求面积优化、低功耗处理器的单片机及深度嵌入式应用而设计。Cortex®-M0+ 处理器基于 ARMv6-M 架构，支持 Thumb® 指令集。该处理器还提供了许多功能，如硬件乘法器和低延迟中断响应时间。

1. 高达 96MHz 的工作频率
2. 单周期乘法
3. 集成嵌套向量中断控制器 (NVIC)
4. 24 位 SysTick 定时器

## 9.2 Flash 存储器

Flash 存储器是非易失性的可重复编程的存储器，存储的数据或程序即使芯片掉电也可保存。Flash 的控制

- 器接口支持 32 位的 AHB 和 APB 总线。
1. 主存储区 (Main Flash)：总容量最高达 64KB，分为 64 个页 (Sector)，每页容量为 1KB (字节)
  2. 信息存储区 (Info Flash)：总容量 2KB，分为 2 个页，每页容量为 1KB
  3. 可以按 Byte (8 位)、Half-word (16 位)、Word (32 位) 烧写
  4. 支持页擦除和全擦除
  5. 支持多种页保护
  6. 支持选项字节 (Option Byte) 的读取
  7. 支持安全模式，保护代码内容
  8. 支持 Cache 功能

## 9.3 RAM 存储器

支持 4KB 的 RAM 存储器。

## 9.4 时钟

系统时钟的选择在启动的过程中就完成了相关的配置，其中内部 8MHz RC 振荡器默认选为系统时钟。启动完成之后，内部 32kHz RC 振荡器和内部锁相环 96MHz 高速时钟可供选择使用。

8MHz RC 时钟作为系统默认主时钟使用，有出厂校正功能，常温下精度可校正至  $\pm 0.5\%$  以内，在  $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$  温度范围内精度  $\pm 1\%$  以内。32kHz RC 时钟作为系统低功耗慢时钟使用，也具有出厂校正功能，常温下精度可校正至  $\pm 3\%$  以内，在  $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$  温度范围内精度  $\pm 10\%$  以内。PLL 可选择作为系统高速时钟使用，可配置外部时钟或者内部 8MHz RC 时钟作为参考时钟输入进行倍频，默认倍频输出频率 96MHz。

1. 8MHz 内部 RC 时钟 (HIRC)
2. 32kHz 内部低速 RC 时钟 (LIRC)，可用于驱动看门狗模块从深度睡眠或停止模式下自动唤醒
3. 96MHz 内部高速时钟 (PLL)

## 9.5 复位

### 9.5.1 复位类型

芯片包含以下几类复位源：

1. 外部 RC 复位 (PAD\_RSTJ)
2. 上电复位 (POR\_RSTJ)
3. VCC 低电压检测复位 (LVD\_RSTJ)
4. 看门狗定时器复位 (WDT\_RSTJ)
5. 系统软件复位 (SYS\_RSTJ)
6. LOCKUP 复位 (LOCKUP\_RSTJ)

Kiwi Instruments Corp. Confidential

### 9.5.2 复位时序说明

#### 9.5.2.1 复位时序--外部复位在上电复位之前释放

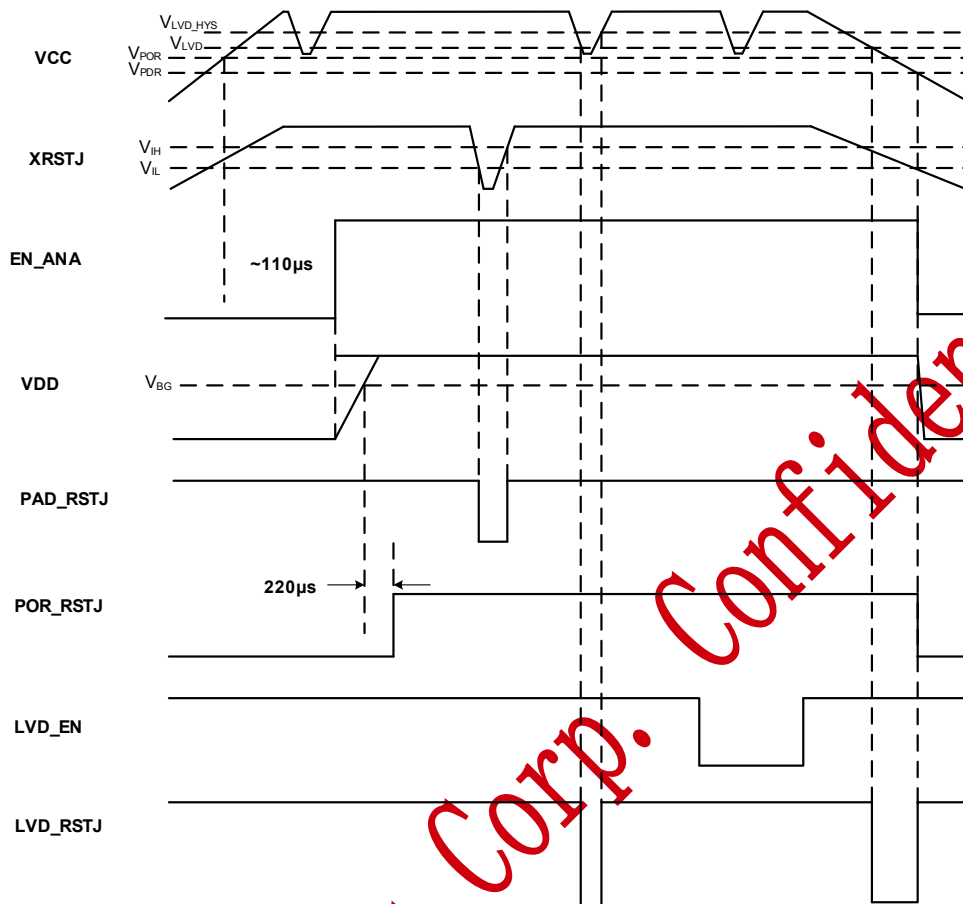


图 4 上电和复位时序图 (外部复位在上电复位之前释放)

外部复位 PIN 接较小的外部 RC 或者直接上拉至 VCC 时，外部复位 PIN 能较好的跟随 VCC 上电，故在上下电过程中，PAD\_RSTJ 维持高电平，外部复位不发生。

在上电过程中，VCC 上升到上电阈值  $V_{POR}$  之后，内部上电稳定时间开始计时，110µs 之后模拟模块使能 EN\_ANA 发出。随后调压器开始工作，VDD 开始上升。当 VDD 上升至基准电压  $V_{REF}$  之上时，再延时固定时间 220µs 后，上电复位解除信号 POR\_RSTJ 释放。

若低压检测恢复阈值  $V_{LVD\_HYS}$  设置高于 POR 阈值时，上电过程中，即使 VCC 已上电至上电阈值  $V_{POR}$  之上但未至低压检测恢复阈值  $V_{LVD\_HYS}$  之上时，则低压检测输出 LVD\_RSTJ 维持为低电平，直到 VCC 上升至低压检测恢复阈值  $V_{LVD\_HYS}$  之上后，低压检测输出 LVD\_RSTJ 翻转为高，低电压检测复位解除。

上电完成之后，外部复位接收外设的控制。

当外部复位 PIN 被下拉至 IO 输入低阈值  $V_{IL}$  时，外部复位 PAD\_RSTJ 翻转为低，系统发生外部复位。当外部复位被重新上拉至 IO 输入高阈值  $V_{IH}$  时，外部复位 PAD\_RSTJ 翻转为高，外部复位解除。

同时低电压检测 LVD 模块接收使能 LVD\_EN 控制是否工作。

在 LVD\_EN 为高时，低电压检测模块 LVD 被使能。实时检测 VCC 电压，当 VCC 电压低于 LVD 阈值  $V_{LVD}$  时，LVD 模块输出 LVD\_RSTJ 翻转为低，即发生低电压复位。然后在 VCC 重新上升至 LVD 恢复阈值  $V_{LVD\_HYS}$  以上时，低压复位解除。

在下电时，VCC 首先下降至低于 LVD 阈值  $V_{LVD}$ ，发生低压检测 LVD 复位。随后 VCC 继续下降至下电阈值  $V_{PDR}$  以下时，立即发生 PDR 复位。PDR 复位会复位所有模块，因此低电压检测 LVD 复位被清除，同时调压器关闭，VDD 逐渐掉电。

### 9.5.2.2 复位时序--外部复位在上电复位之后释放

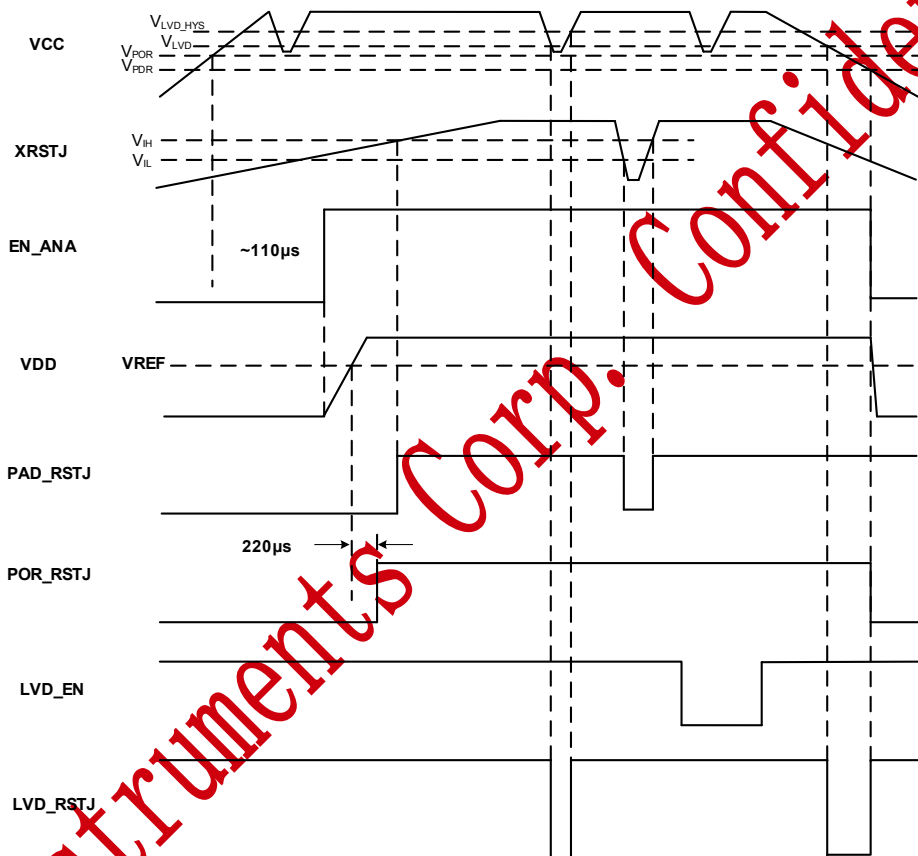


图 5 上电和复位时序图 (外部复位在上电复位之后释放)

外部复位 PIN 接较大的外部 RC 时，外部复位 PIN 在上电完成后，缓慢的上升至 VCC。故在外部复位 PIN 上升至 IO 输入高阈值  $V_{IH}$  前，外部复位 PAD\_RSTJ 保持低电平，复位状态维持。直到外部复位 PIN 上升至 IO 输入高阈值  $V_{IH}$  以上，外部复位 PAD\_RSTJ 翻转为高电平，外部复位解除。

其他相关信号时序状态请参考 9.5.2.1 节。

## 9.6 电源

KP88676XQL 由 VCC\_15 管脚提供, VCC\_15 电源输入范围 12 ~ 20V, 栅极驱动集成 5V LDO, 可以输出 5V/50mA 电源作为 MCU VCC 电源输入。

VCC 在芯片内部分为模拟电路电源 VCCA 和 IO 电源 VCCIO, 内嵌一个电压调节器, 调压输出 VDD, 用于向数字电源域供电。模拟电路、IO、内核、存储、数字外设的电源供应如下。

### 1. 模拟电路电源

VCCA 为 2.4V ~ 5.5V, 用于供应 ADC、电压检测模块、外部振荡器、带隙基准、LDO、DAC、CMP 和 PGA

### 2. IO 电源

VCCIO

### 3. 内核、存储、数字外设的电源

VDD

## 9.7 通用 I/O

通用输入输出 (GPIO) 模块可以通过 AHB\_Lite 总线进行访问。

当管脚配置为 GPIO 功能时, GPIO 输出使能寄存器和输出值寄存器分别控制每个管脚的方向和输出状态。在管脚相应端口已启用时, GPIO 输入值寄存器可以显示在管脚配置为数字功能时的每个管脚上的逻辑值。

1. GPIO 输出实现置 1、清 0 和翻转
2. 通过控制寄存器中置位和清零寄存器实现安全操作
3. 输入采样通过使用 2 级触发器避免发生亚稳态
4. 管脚上拉、下拉
5. 推挽输出

## 9.8 硬件计算加速器 (HCU)

该硬件加速器包含一个除法计算器 (DIV) 及一个三角函数计算器 (TMU), TMU 通过 Cordic 算法实现正弦、余弦和反正切计算, 数据类型支持 Q15 格式输入输出。DIV 支持有符号型及无符号型 32 位定点类型数据计算。

1.  $a = \sin(\text{angle})$
2.  $a = \cos(\text{angle})$
3.  $a = \arctan(x, y)$
4.  $a/b = c \dots d$
5. 支持 sin, cos, arctan 和 div 计算模式自动切换
6. DIV 支持无符号型及有符号型 32 位除法计算
7. TMU 数据输入类型 Q15
8. TMU 数据输出类型 Q15

9. 正余弦弧度输入范围  $(-\pi, \pi)$  (按比例分配至  $(-32767, 32767)$ )
10. 正余弦计算输出范围  $(-1, 1)$
11. 反正切计算  $\sin y, \cos x$  输入范围  $(-1, 1)$  (按比例分配至  $(-32767, 32767)$ )
12. 反正切计算输出范围  $(-\pi, \pi)$  (按比例分配至  $(-32767, 32767)$ )
13. TMU 计算周期
  - 13.1.  $a = \sin(\text{angle})$  (12 个 HAU 工作时钟周期)
  - 13.2.  $a = \cos(\text{angle})$  (12 个 HAU 工作时钟周期)
  - 13.3.  $a = \arctan(x, y)$  (12 个 HAU 工作时钟周期)
14. DIV 计算周期
  - 14.1.  $a/b = c \dots d$  (16 个 HAU 工作时钟周期)

### 9.9 ADC

芯片配备 1 个 12bit 分辨率的逐次逼近型模数转换器，支持最多 16 个通道的模拟信号输入，其中 10 个通道连接到芯片外部。模数转换器支持可配置最高 1.25MSPS 的转换率，控制电路部分基于转换单元机制，4 个转换单元支持独立配置通道，采样触发源等，并且，转换结果保存在基于转换单元的结果寄存器中。

1. 支持最高可达 1.25MSPS 采样率
2. 支持 11 个外部通道采样和 5 个内部通道采样
3. 支持 12-bit/10-bit/8-bit 分辨率
4. 支持 6 个可独立配置的转换单元
5. 支持 6 个独立访问的转换结果寄存器
6. 支持软件触发及硬件事件触发
7. 支持突发连续转换模式
8. 支持可配置高优先级转换单元
9. 支持 1 个后处理模块
  - 9.1. 看门狗比较模式
10. 支持转换完成事件及后处理事件发送
11. 支持独立灵活配置中断使能

### 9.10 TIMP

TIM8 (高级定时器, TIMP) 包含一个带自动加载功能的 16 位计数器，支持可编程预分频计数。定时器可用于多种用途：比较输出、PWM 输出或带死区插入的互补 PWM 输出。

1. 16 位递增、递减、递增/递减自动重载计数器
2. 16 位可编程预分频器，用于对计数器时钟频率进行分频 (即运行时修改)，分频系数介于 1 到 65536 之间
3. 3 个互补通道 (通道 0 ~ 2)
4. 3 个独立通道功能，可用于：
  - 4.1. 输出比较
  - 4.2. PWM 输出 (边沿和中心对齐模式)
  - 4.3. 单脉冲模式输出

5. 带可编程死区的互补输出
6. 使用外部信号控制定时器且可实现多个定时器互连的同步电路
7. 重复计数器，用于仅在给定数目的计数器周期后更新定时器寄存器
8. 支持断路输入将输出信号置于复位状态或预写状态
9. 支持以下事件的中断生成：
  - 9.1. 更新：计数器溢出，由软件或内外部事件触发计数器初始化
  - 9.2. 触发事件（计数器开始、停止、初始化或内外部触发导致的计数动作）
  - 9.3. 输出比较
  - 9.4. 断路输入

### 9.11 TIMS

TIM0/1/2（简单定时器，TIMS）包含一个带自动加载功能的 16 位计数器，支持可编程预分频计数。定时器可用于多种用途：对输入信号脉冲宽度量测、比较输出、PWM 输出或带死区插入的互补 PWM 输出。

1. 16 位递增、递减、递增/递减自动重载计数器
2. 支持 1/2/4/8/16/32/64/128/256/512/1024 计数器时钟预分频（可运行时修改）
3. 通道配置
  - 3.1. 1 对互补通道（TIM0）
  - 3.2. 1 个单通道（TIM1/2）
4. 通道功能
  - 4.1. 输入捕获
  - 4.2. 输出比较
  - 4.3. PWM 输出
  - 4.4. 单脉冲模式输出
5. 带可编程死区的互补输出（仅 TIM0）
6. 使用外部信号控制定时器且可实现多个定时器互连的同步电路
7. 支持断路输入将输出信号置于复位状态或预写状态（仅 TIM0）
8. 支持以下事件的中断生成
  - 8.1. 更新：计数器溢出，由软件或内外部事件触发计数器初始化
  - 8.2. 触发事件（计数器开始、停止、初始化或内外部触发导致的计数动作）
  - 8.3. 输入捕获
  - 8.4. 输出比较

### 9.12 WDT

看门狗（Watchdog Timer, WDT）是一个 24 位向下计数器，可提供预警中断和系统复位功能，方便于维持系统稳定。一旦软件出现异常时，系统可通过复位恢复到正常运行状态。

1. 24 位向下计数器
2. 两种运行模式
  - 2.1. 普通模式
  - 2.2. 窗口模式
3. 有条件复位

- 3.1. 计数器下溢
- 3.2. 在窗口期外喂狗
4. 支持可编程预警中断产生机制
5. 预警中断 (EWI): 预警阈值可编程
6. 配置寄存器安全锁功能
  - 6.1. WDT\_KR 可关闭其他配置寄存器写操作
  - 6.2. 输入正确的解锁码可以开启其他配置寄存器写操作功能
7. 时钟源可编程选择
8. WDT 可在系统所有功耗模式下运行
9. 调试模式: 在 CPU 调试模式下 WDT 可暂停工作

### 9.13 SCI

芯片包含三个串行通信接口 (SCI), 串行通信接口可以实现异步及同步通信, 其中, 异步通信主要包括 UART, 同步通信接口支持 SPI 或者简易 IIC 协议。

#### SPI 模式 (SCK, MISO, MOSI, CS)

1. 数据长度 8 位
2. 发送 / 接收数据相位控制
3. 输入 / 输出时钟相位控制
4. CS 控制可配置使能
5. MSB / LSB 选择
6. 发送 / 接收数据的电平设置及反相选择
7. 主 / 从选择
8. 可配置波特率
9. 传输结束中断 / 缓冲器空中断
10. 溢出错误检测中断

#### UART 模式 (RX, TX, CTS, RTS)

1. 数据长度 7 / 8 / 9 位
2. MSB / LSB 选择
3. 发送 / 接收数据的电平设置及反相选择
4. 奇偶检验位发送 / 校验功能
5. 1-bit / 2-bit 停止位
6. 传输结束中断 / 缓冲器空中断
7. 帧错误, 奇偶校验错误, 以及溢出错误检测中断
8. 多处理器通信网络
9. RTS / CTS 硬件流控

## I<sup>2</sup>C 模式 (SCL, SDA)

1. 主发送 / 主接收 (仅限单一节点主功能)
2. 起始 / 重新起始条件及停止条件硬件产生
3. 支持时钟同步
4. 可配置输出保持
5. ACK / NACK 输出功能以及 ACK / NACK 检测功能
6. 数据长度 8 位
7. 传输结束中断 / 缓冲器空中断
8. ACK 错误, 溢出错误检测中断

## 9.14 CMP

CMP 模块内含有 2 个模拟比较器、2 个 DAC 和 2 个可编程增益放大器 PGA。

模拟比较器用于比较两个模拟电压输入, 比较器电路设计应用于整个电源电压范围内, 每个比较器可根据使用需求选择模拟信号输入源。

1. 电压比较器多输入选择
2. 比较器迟滞能力选择
  - 2.1. 无迟滞
  - 2.2. 25mV
  - 2.3. 50mV
  - 2.4. 100mV
3. 支持数字滤波功能
4. 支持输出翻转
5. 支持有效沿触发中断响应
6. 支持发送 EBUS 触发事件
7. DAC (数模转换模块) 的分辨率为 8 位, 支持电压输出用于模拟比较器电压输入或者其他用途
8. 可编程增益放大器 PGA 可用于模拟输入信号放大

## 9.15 EBUS

外事件系统能够通过各种不同的编程配置, 灵活地将设备的输入, 输出以及内部外设事件进行灵活的连接。事件系统主要包括以下两部分: IO 检测通道和输出通道。IO 检测通道可以对芯片管脚的电平输入进行目标边沿检测, 并发出中断事件; 输出通道事件可以将 IO 输入或外设事件与输出通道的 IO 输出进行连接, 达到输出/输入重定向的目的。

1. 时钟与系统时钟同步
2. 支持最多 16 个独立的 IO 检测通道
3. 支持最多 6 个独立可配置的输出通道
4. 支持软件触发脉冲事件
5. 可配置 16 个独立的 IO 检测中断
6. 可配置 IO 上升沿或者下降沿检测

## 9.16 IOW

键入中断模块提供了 8 个独立的 IO 输入检测通道，在所有低功耗模式下，当目标检测边沿发生时，都可以发出中断唤醒系统。

1. 支持 8 个独立的通道进行按键检测
2. 每个通道独立可编程上升沿检测或者下降沿检测
3. 每个通道独立可编程中断产生使能
4. Sleep / Deep Sleep / Stop 模式下唤醒系统

### 9.17 LVD

低电压检测电路用于比较电源电压和目标检测电压，当发生低电压情况时产生内部复位或内部中断。LVD 检测到低电压后发生低电压检测复位 (LVD\_RSTJ)。

1. 支持 4bit 阈值档位选择
2. 默认开启，支持使能控制

### 9.18 TS

温度传感模块（简称 TS 模块）是将温度信号转换为电压信号，然后通过 ADC 采样和运算，从而可实时采样芯片温度信息。

1. 工作电压范围 2.4 ~ 5.5V
2. 支持 2bit 温度系数调节

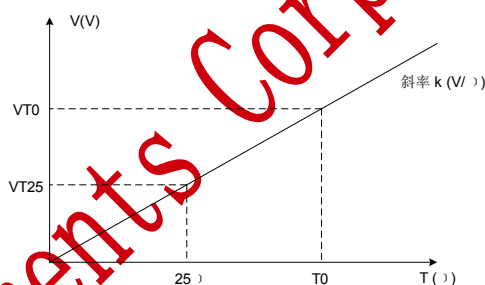


图 6 TS 模块原理示意图

如上图所示，温度传感模块输出电压与温度正相关。

温度传感模块（简称 TS 模块）是将温度信号转换为电压信号，然后通过 ADC 采样和运算，从而可实时采样温度信息。

温度传感模块的功能依赖 25°C 时的输出电压 VT25 作参考。若需要采样实时温度，则可通过触发 ADC 采样获得温度传感模块的实时输出电压 VT0，于是实时温度可参考下式给出：

$$T0 = \frac{VT0 - VT25}{k} + 25 (°C)$$

实际使用温度传感模块时，可咨询芯片商获取精确算法支持。

### 9.19 栅极驱动 (Driver)

KP88676XQL 集成了 3 个耐压 600V 的半桥栅极驱动，并且集成 5V LDO，以提供 MCU 电源。

1. 电源电压范围：12 ~ 20V
2. 耐压最高支持 600V
3. 强大的抗负压能力
4. 强大的抗共模瞬态噪音
5. 内置 BSD
6. 所有通道传输延时匹配
7. 集成死区时间：300ns
8. 集成 5V/50mA LDO

### 9.20 MOSFET

KP886761QL 集成了 6 个 600V/1.5A 快恢复功率 MOS (超结型 MOS)。

KP886763QL 集成了 6 个 600V/3A 快恢复功率 MOS (平面型 MOS)。

Kiwi Instruments Corp. Confidential

## 10 存储器映射

本存储器和模块地址分配如下。

表 1 系统地址分配

地址空间	大小	从属分配
程序空间		
0x0000_0000-0x0000_07FF	2KB	程序 Flash/BootROM <sup>(1)</sup>
0x0000_0800-0x0000_FFFF	62KB	程序 Flash/保留 <sup>(2)</sup>
0x0800_0000-0x0800_FFFF	64KB	程序 Flash <sup>(3)</sup>
0x0801_0000-0x080F_FFFF	960KB	保留
0x0810_0000-0x0FFF_FFFF	127MB	保留
0x1000_0000-0x1FEF_FFFF	255MB	保留
0x1FF0_0000-0x1FFE_FFFF	960KB	保留
0x1FFF_0000-0x1FFF_05FF	1.5KB	BootROM <sup>(4)</sup>
0x1FFF_0600-0x1FFF_07FF	0.5KB	选项字节
0x1FFF_0800-0x1FFF_FFFF	62KB	保留
SRAM		
0x2000_0000-0x2000_0FFF	4KB	SRAM
0x2000_1000-0x200F_FFFF	1020KB	保留
0x2010_0000-0x2FFF_FFFF	255MB	保留
0x3000_0000-0x3FFF_FFFF	256MB	保留
片上外设		
0x4000_0000-0x4000_FFFF	64KB	AHB-to-APB 空间
0x4001_0000-0x4001_FFFF	64KB	保留
0x4002_0000-0x4002_0FFF	4KB	ADC
0x4002_1000-0x4002_FFFF	60KB	保留
0x4003_0000-0x4003_0FFF	4KB	保留
0x4003_1000-0x4003_1FFF	4KB	HAU
0x4003_2000-0x4003_FFFF	56KB	保留
0x4004_0000-0x400F_FFFF	768KB	保留



## KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

0x4010_0000-0x4FFF_FFFF	255MB	保留
0x5000_0000-0x5000_0FFF	4KB	GPIOA
0x5000_1000-0x5000_1FFF	4KB	GPIOB
0x5000_3000-0x5000_3FFF	4KB	保留
0x5000_4000-0x5000_4FFF	4KB	保留
0x5000_4000-0x5000_5FFF	4KB	保留
0x5000_6000-0x5000_FFFF	40KB	保留
0x5001_0000-0x500F_FFFF	960KB	保留
0x5010_0000-0x5FFF_FFFF	255MB	保留
其余空间		
0x6000_0000-0xFFFF_FFFF	2560MB	保留 <sup>(5)</sup>

- (1) 该地址空间是 CPU 启动地址空间，由 MEM\_MODE\_CTRL 寄存器配置此地址空间是映射到程序 Flash 空间还是 BootROM 空间。
- (2) 该地址空间是 CPU 启动地址空间，当 MEM\_MODE\_CTRL 为 0 时，映射到程序 Flash 空间。
- (3) 该地址空间是程序 Flash 的物理地址空间。
- (4) 该地址空间是 BootROM 的物理地址空间。
- (5) 该地址空间是包含片外存储&外设拓展空间和 CPU 核专用空间。片外存储&外设拓展空间在本芯片为保留，CPU 核专用空间相关信息参照 ARM Cortex-M0+ 相关技术文档。

表 2 AHB-to-APB 地址空间

地址空间	大小	从属分配
0x4000_0000-0x4000_03FF	1KB	Flash 控制器
0x4000_0400-0x4000_07FF	1KB	TIM0
0x4000_0800-0x4000_0BFF	1KB	TIM1
0x4000_0C00-0x4000_0FFF	1KB	TIM2
0x4000_1000-0x4000_03FF	1KB	TIM8
0x4000_1400-0x4000_17FF	1KB	TIM_COM
0x4000_1800-0x4000_1BFF	1KB	保留
0x4000_1C00-0x4000_1FFF	1KB	保留
0x4000_2000-0x4000_23FF	1KB	EBUS
0x4000_2400-0x4000_27FF	1KB	保留
0x4000_2800-0x4000_2BFF	1KB	SCI0
0x4000_2C00-0x4000_2FFF	1KB	WDT
0x4000_3000-0x4000_33FF	1KB	CMP
0x4000_3400-0x4000_37FF	1KB	SCI1
0x4000_3800-0x4000_3BFF	1KB	SCI2
0x4000_3C00-0x4000_3FFF	1KB	保留
0x4000_4000-0x4000_47FF	2KB	System Reg
0x4000_4800-0x4000_53FF	3KB	保留
0x4000_5400-0x4000_57FF	1KB	保留
0x4000_5800-0x4000_5FFF	2KB	保留
0x4000_6000-0x4000_63FF	1KB	保留
0x4000_6400-0x4000_73FF	4KB	保留
0x4000_7400-0x4000_77FF	1KB	保留
0x4000_7800-0x4000_FFFF	34KB	保留

## 11 电气特性

### 11.1 测试条件

除非特别说明，所有电压都以 VSS 为基准。

#### 11.1.1 最大值和最小值

除非特别说明，所有产品的最小值和最大值已在出厂通过测试，测试的环境温度为  $T_A = 25^{\circ}\text{C}$  和  $T_A = T_{Amax}$  ( $T_{Amax}$  产品的温度范围匹配)，所有最小和最大值可以在最严格的环境温度、供电电压和时钟频率条件下得到保证。

部分数据是根据特性分析、设计仿真及工艺特性分析综合评估获得，会在脚注中说明，不会在出厂进行测试。结合综合评估结果，经过样本测试后，取平均值加上或减去 3 倍标准差（平均值  $\pm 3\sigma$ ）得到最大值和最小值。

#### 11.1.2 典型值

除非特别说明，典型数据是基于  $T_A = 25^{\circ}\text{C}$   $V_{CC} = 5\text{V}$  ( $2.4\text{V} \leq V_{CC} \leq 5.5\text{V}$  电压范围)、 $V_{CC\_15} = 15\text{V}$  ( $12\text{V} \leq V_{CC\_15} \leq 20\text{V}$  电压范围)。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，全温度范围分析得到，其中 95% 产品的误差小于等于给出的数值（平均值  $\pm 2\sigma$ ）。

#### 11.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

#### 11.1.4 负载电容

测量管脚参数时，负载条件如下图。

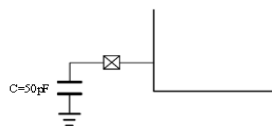


图 7 管脚负载条件

#### 11.1.5 供电方案

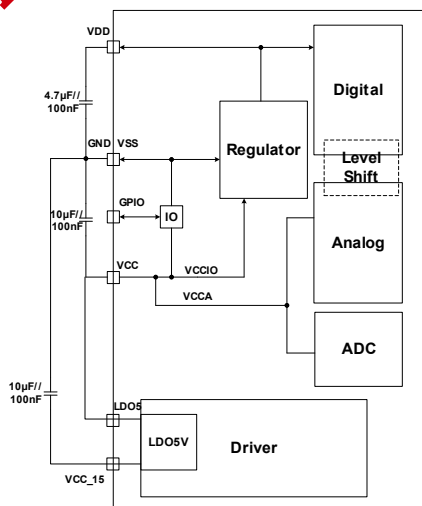


图 8 芯片电源方案



# KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

上图中每个电源对 (VCC/VSS, VDD/VSS 等) 必须陶瓷电容滤波去耦。电容尽量靠近器件管脚。

## 11.2 极限参数

若器件上的载荷超过列表中给出的极限参数, 可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷, 并不意味在此条件下器件的功能正常。器件长期工作在极限条件下会影响器件的可靠性。

### 11.2.1 电压特性

符号	描述	最小值	最大值	单位
VCC-VSS	MCU 外部 IO 和模拟电源电压	-0.3	6	V
VIN	其他管脚输入电压 (PAx/PBx)	VSS-0.3	6	V
VDD-VSS	内部数字电源电压	-0.3	1.8	V

### 11.2.2 电流特性

符号	描述	最大值	单位
$\Sigma I_{VCC}$	经过 VCC 电源线的总电流 (供应电流) <sup>(1)</sup>	120	mA
$\Sigma I_{VSS}$	经过 VSS 地线的总电流 (流出电流) <sup>(1)</sup>	-120	mA
$I_{VCC (PIN)}$	经过每个 VCC 电源线的最大电流 (供应电流) <sup>(1)</sup>	100	mA
$I_{VSS (PIN)}$	经过每个 VSS 地线的最大电流 (流出电流) <sup>(1)</sup>	-100	mA
$I_{IO (PIN)}$	任意 I/O 和控制管脚上的输出灌电流	4	mA
	任意 I/O 和控制管脚上的输出拉电流	-4	mA
$\Sigma I_{IO (PIN)}$	所有 I/O 和控制管脚上的总输出灌电流 <sup>(2)</sup>	90	mA
	所有 I/O 和控制管脚上的总输出拉电流 <sup>(2)</sup>	90	mA
$I_{INJ (PIN)}$	任意 I/O 和控制管脚上的总注入电流 <sup>(3)</sup>	±5	mA
$\Sigma I_{INJ (PIN)}$	所有 I/O 和控制管脚上的总注入电流 <sup>(4)</sup>	±20	mA

(1) 所有的电源 (VCC) 和地 (GND/VSS) 管脚必须始终连接到外部允许范围内的供电系统上。

(2) 此电流消耗必须正确分布至所有 I/O 和控制管脚。对于多管脚数的封装, 总输出电流一定不能在两个连续电源管脚间灌/拉。

(3) 当  $V_{IN} > V_{CC}$  时, 会产生正向注入电流; 当  $V_{IN} < V_{SS}$  时, 会产生反向注入电流。不得超出  $I_{INJ}$ 。有关允许的最大输入电压值的信息, 请参见表: 电压特性。

(4) 当几个 I/O 口同时有注入电流时,  $\Sigma I_{INJ}$  的最大值为正向注入电流与反向注入电流 (瞬时值) 绝对值之和。

### 11.2.3 温度特性

符号	描述	数值	单位
T <sub>STG</sub>	存储温度范围	-55 ~ +160	°C



# KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

$T_J$	最大结温度	125	$^{\circ}\text{C}$
-------	-------	-----	--------------------

## 11.3 工作条件

### 11.3.1 通用工作条件

对于电压高于  $V_{CC} + 0.3\text{V}$  的工作，内部上拉电阻必须禁用。

在低功率耗散状态下，只要不超过最大结温， $T_A$  便可以扩展温度范围。

符号	参数	条件	最小值	最大值	单位
$f_{\text{CLK}}$	内部 AHB 时钟频率	-	0	96	MHz
$V_{CC}$	外部 IO、模拟电源电压	-	2.4	5.5	V
$V_{DD}$	内部数字电源电压	-	1.35	1.65	V
$V_{\text{IN}}$	IO 输入电压	所有 IO	-0.3	5.5	V
$T_A$	环境温度	最大功率耗散	-40	125	$^{\circ}\text{C}$
		低功耗耗散	-40	125	$^{\circ}\text{C}$
$T_J$	结温范围	-	-40	150	$^{\circ}\text{C}$

### 11.3.2 上电和掉电的工作条件

下表中给出的参数是在通用工作条件下测试得出。

表 3 上电和掉电特性

符号	参数	条件	最小值	最大值	单位
$t_{VCC}$	上升速率	负载电容 10 $\mu\text{F}$    100nF	3.5	$\infty$	$\mu\text{s}/\text{V}$
	下降速率		200	$\infty$	

表 4 POR 和 PDR 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{\text{POR}}$	上电复位阈值	上升沿	2.55	2.6	2.65	V
$V_{\text{PDR}}$	掉电复位阈值	下降沿	2.35	2.4	2.45	V
$V_{\text{PDR\_hyst}}$	PDR 迟滞	-	-	200	-	mV

### 11.3.3 内嵌参考电压

下表中给出的参数是在通用工作条件下测试得出。

表 5 内嵌参考电压

符号	参数	条件	最小值	典型值	最大值	单位
$V_{\text{REFINT}}$	内部参考电压	$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	1.188	1.2	1.212	V

$\Delta V_{REFINT}$	全温度范围, 内部参考电压分布	$V_{CC} = 5V$	-	12		mV
$T_{COEFF}$	温漂系数	$V_{CC} = 5V$	-	50	-	ppm/°C

### 11.3.4 供电电流特性

电流消耗是多种参数和因素的综合指标, 这些参数和因素包括工作电压、环境温度、I/O 管脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

下表给出的参数, 是在通用工作条件下测试得出。

表 6  $V_{CC}$  典型功耗

符号	参数	条件	最小值	典型值	最大值	单位
$I_{VCC}$	正常工作模式	使能所有外设, PLL 打开 $f_{FCLK} = 96MHz$	-	24	-	mA
		使能所有外设, PLL 关闭 $f_{FCLK} = 8MHz$	-	8	-	mA
$I_{VCC}$	停止模式	所有时钟关闭	-	20	-	$\mu A$

### 11.3.5 内部时钟源特性

#### 11.3.5.1 内部高速时钟振荡器 (HIRC)

表 7 内部高速时钟特性

符号	参数	条件	最小值	典型值	最大值 <sup>(1)</sup>	单位
$f_{HIRC}$	HIRC 频率	-	-	8	-	MHz
$Duty_{(HIRC)}$	占空比	-	45	50	55	%
TRIM	校准步长	-	-	0.4	-	%
$ACC_{HIRC}$	HIRC 精度	$T_A = 25^{\circ}C$	-0.5	-	+0.5	%
		$T_A = -40 \sim 125^{\circ}C$	-1	-	+1	
$t_{su(HIRC)}$	HIRC 启动时间	-	-	64	-	cycle
$I_{VCC(HIRC)}$	HIRC 功耗	-	-	160	-	$\mu A$

(1) 由设计保证, 未经生产测试。

#### 11.3.5.2 内部低速时钟振荡器 (LIRC)

表 8 内部低速时钟特性

符号	参数	条件	最小值	典型值	最大值 <sup>(1)</sup>	单位
$f_{LIRC}$	LIRC 频率	-	-	32	-	kHz
$Duty_{(LIRC)}$	占空比	-	45	50	55	%
$ACC_{LIRC}$	LIRC 精度	$T_A = 25^{\circ}C$	-3	-	+3	%
		$T_A = -40 \sim 125^{\circ}C$	-10	-	+10	



# KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

$t_{su(LIRC)}$	LIRC 启动时间	-	-	50	-	$\mu s$
$I_{VCC(LIRC)}$	LIRC 功耗	-	-	1	-	$\mu A$

(1) 由设计保证, 未经生产测试。

## 11.3.6 PLL 特性

下表给出的参数是在通用工作条件下测试得出。

表 9 PLL 特性

符号	参数	条件	最小值	典型值	最大值 (1)	单位
$f_{PLL\_IN}$	PLL 输入时钟	-		2	-	MHz
	PLL 输入时钟占空比	-	45	50	55	%
$f_{PLL\_OUT}$	内部 VCO 输出时钟	-	-	192	-	MHz
	PLL 输出时钟	-	-	96	-	MHz
	PLL 输出时钟占空比	-	45	50	55	%
$t_{LK}$	PLL 锁定时间	VCO 输出时钟 = 192MHz	-	$2^{13}$	-	Clock Cycle

(1) 由设计保证, 未经生产测试。

## 11.3.7 存储器特性

FLASH 闪存存储器

除非特别说明, 所有特性参数是在  $T_A = -40 \sim 125^{\circ}C$  得到。

表 10 存储器特性 (Flash)

符号	参数	条件	最小值	典型值	最大值	单位
$t_{prog}$	32 位编程时间	$T_A = -40 \sim +125^{\circ}C$	-	-	20	$\mu s$
$t_{ERASE}$	页擦除时间	$T_A = -40 \sim +125^{\circ}C$	-	-	5	ms
$t_{ME}$	整片擦除	$T_A = -40 \sim +125^{\circ}C$	-	-	40	ms
$I_{VDD}$	供电电流	编程模式	-	-	3.5	mA
		擦写模式	-	-	2	mA
$N_{END}$	寿命 (擦写次数)	$T_A = -40 \sim +125^{\circ}C$	100	-	-	kcycle
$t_{RET}$	数据保存期限	$T_A = 85^{\circ}C$	10	100	-	Year

### 11.3.8 I/O 特性

下表给出的参数，是在通用工作条件下测试得出。

#### 11.3.8.1 I/O 静态特性

表 11 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL}$	低电平输入电压	所有管脚	-	-	$0.3 \times V_{CC}$	V
$V_{IH}$	高电平输入电压	所有管脚	$0.7 \times V_{CC}$	-	-	V
$V_{hys}$	施密特触发器迟滞	所有管脚	-	2	-	V
$I_{lkg}$	输入漏电流	所有管脚, $V_{IN} = V_{SS}$	-	-	-	$\mu A$
$R_{PU}$	上拉电阻	$V_{CC} = 5.0V, V_{IN} = V_{SS}$	-	35	-	k $\Omega$
$R_{PD}$	下拉电阻	$V_{CC} = 5.0V, V_{IN} = V_{CC}$	-	35	-	k $\Omega$
$C_{IO}$	IO 管脚电容	-	-	1.5	-	pF

#### 11.3.8.2 输出驱动电流

GPIO (通用输入 / 输出端口) 可支持多达  $\pm 8mA$  拉电流或灌电流, 放宽  $V_{OL} / V_{OH}$  的条件下, 可达到  $\pm 15mA$  拉电流或灌电流。

在用户应用中, I/O 脚的数目必须保证驱动电流不能超过 11.2 节给出的绝对最大额定值。

#### 11.3.8.3 输出电压

表 12 I/O 输出电压特性

符号	参数	条件	最小值	最大值	单位
$V_{OL}$	IO 输出低电压	$ I_{IO}  = 4mA, V_{CCIO} = 5V, D\_DS = 0$	-	0.4	V
		$ I_{IO}  = 8mA, V_{CCIO} = 5V, D\_DS = 1$	-	0.4	
$V_{OH}$	IO 输出高电压	$ I_{IO}  = 4mA, V_{CCIO} = 5V, D\_DS = 0$	$V_{CC} - 0.4$	-	V
		$ I_{IO}  = 8mA, V_{CCIO} = 5V, D\_DS = 1$	$V_{CC} - 0.4$	-	

### 11.3.8.4 I/O 交流特性

下表给出的参数，是在通用工作条件下测试得出。

表 13 I/O 交流特性

符号	参数	条件	最小值	最大值	单位
$f_{\max(\text{IO})}$	最大频率		—	50	MHz
$t_f$	输出下降时间	$C_L = 10\text{pF}, V_{CC} \geq 4.5\text{V}, D_{\text{DS}} = 1$	—	4.35	ns
$t_r$	输出上升时间		—	3.18	
$f_{\max(\text{IO})}$	最大频率		—	36	MHz
$t_f$	输出下降时间	$C_L = 10\text{pF}, V_{CC} \geq 4.5\text{V}, D_{\text{DS}} = 0$	—	6.1	ns
$t_r$	输出上升时间		—	8.7	
$t_{\text{do\_LH}}$	Dout 到 SPAD 延时 (由低到高)	$C_L = 10\text{pF}, V_{CC} \geq 4.5\text{V}, D_{\text{DS}} = 1$	—	9.45	
$t_{\text{do\_HL}}$	Dout 到 SPAD 延时 (由高到低)		—	7.37	
$t_{\text{do\_LH}}$	Dout 到 SPAD 延时 (由低到高)	$C_L = 10\text{pF}, V_{CC} \geq 4.5\text{V}, D_{\text{DS}} = 0$	—	11.65	
$t_{\text{do\_HL}}$	Dout 到 SPAD 延时 (由高到低)		—	8.62	

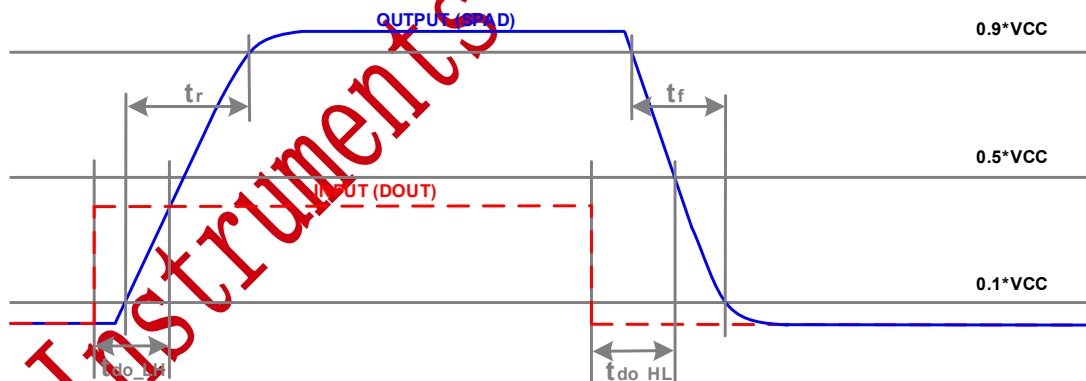


图 9 IO 交流特性定义

### 11.3.9 LVD 特性

当电源电压跌落某个特定触发点时，LVD（低电压检测）会发出复位或警告信号，当电源电压超过此触发点时，LVD 会释放复位或警告信号。

表 14 LVD 特性

符号	参数	条件	最小值	典型值	最大值 <sup>(1)</sup>	单位
V <sub>LVD</sub>	LVD 触发电压	LVD_SEL[3:0]=4'b0000	Reserved	Reserved	Reserved	V
		LVD_SEL[3:0]=4'b0001	Reserved	Reserved	Reserved	
		LVD_SEL[3:0]=4'b0010	Reserved	Reserved	Reserved	
		LVD_SEL[3:0]=4'b0011	Reserved	Reserved	Reserved	
		LVD_SEL[3:0]=4'b0100	2.35	2.4	2.45	
		LVD_SEL[3:0]=4'b0101	2.55	2.6	2.65	
		LVD_SEL[3:0]=4'b0110	2.75	2.8	2.85	
		LVD_SEL[3:0]=4'b0111	2.95	3.0	3.05	
		LVD_SEL[3:0]=4'b1000	3.15	3.2	3.25	
		LVD_SEL[3:0]=4'b1001	3.35	3.4	3.45	
		LVD_SEL[3:0]=4'b1010	3.55	3.6	3.65	
		LVD_SEL[3:0]=4'b1011	3.75	3.8	3.85	
		LVD_SEL[3:0]=4'b1100	3.95	4.0	4.05	
		LVD_SEL[3:0]=4'b1101	4.15	4.2	4.25	
		LVD_SEL[3:0]=4'b1110	4.35	4.4	4.45	
		LVD_SEL[3:0]=4'b1111	4.45	4.5	4.55	
HYS <sup>(1)</sup>	LVD 阈值迟滞		—	0.2	—	V

(1) VCC 下降时，LVD 阈值为 V<sub>LVD</sub>，而 VCC 恢复向上时，LVD 恢复阈值 V<sub>LVD\_HYS</sub>=V<sub>LVD</sub>+HYS。

### 11.3.10 复位管脚特性

RSTJ 管脚输入驱动使用 CMOS 工艺，内建一个保持开启的上拉电阻  $R_{PU}$ 。

除非特别说明，下表列出的参数是在通用工作条件下测试得出。

表 15 复位管脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL}$	低电平输入电压	$V_{CC} = 5.0V$	–	–	$0.3 \times V_{CC}$	V
$V_{IH}$	高电平输入电压	$V_{CC} = 5.0V$	$0.7 \times V_{CC}$	–	–	V
$V_{hys}$	施密特触发器迟滞	$V_{CC} = 5.0V$	–	2	–	V
$R_{PU}$	上拉电阻	$V_{CC} = 5.0V, V_{IN} = V_{SS}$	–	30	–	k $\Omega$

### 11.3.11 ADC 特性

除非特别说明，下表列出的参数是在通用工作条件下测试得出。

表 16 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{CC}$	ADC 电源电压	–	2.7	5.0	5.5	V
$I_{VCC(ADC)}$	ADC 功耗	$V_{CC} = 5.0V, f_{ADC} = 20MHz$	–	0.8	–	mA
$f_{ADC}$	ADC 时钟频率	–	1	–	20	MHz
$f_S$	采样率	12 位分辨率	–	–	1.25	MSPS
$V_{AIN}$	转换电压范围	–	0	–	$V_{CC}$	V
$R_{AIN}$	外部输入阻抗 <sup>(2)</sup>	–	–	–	292	k $\Omega$
$C_{ADC}$	内部采样和保持电容	–	–	7.5	–	pF
$t_S^{(1)}$	采样时间	–	3	12	512	$1/f_{ADC}$
$t_{PWR\_UP}^{(1)}$	上电时间	–	–	–	5	$\mu s$
$t_{CONV}^{(1)}$	转换时间	–	–	–	12	$1/f_{ADC}$

(1) 由设计保证，未经生产测试。

(2) 外部输入阻抗详见表 18。

表 17 ADC 精度

符号	参数	条件	典型值	最大值 <sup>(1)</sup>	单位
ET	总绝对误差	VCC = 5.0V f <sub>ADC</sub> = 20MHz, f <sub>s</sub> ≤ 1.25Msps, T <sub>A</sub> = 25°C	-	±3.5	LSB
EO	偏移误差		-	±2	
EG	增益误差		-	±2	
ED	微分线性误差		-	±1	
EL	积分线性误差		-	±2	
ET	总绝对误差	VCC = 2.7 ~ 5.5V f <sub>ADC</sub> = 20MHz, f <sub>s</sub> ≤ 1.25Msps, T <sub>A</sub> = -40 ~ 125°C	-	±5	LSB
EO	偏移误差		-	±3	
EG	增益误差		-	±3	
ED	微分线性误差		-	±2	
EL	积分线性误差		-	±3	

(1) 基于特定分析结果，未在生产中测试。

表 18 ADC R<sub>AIN</sub> max 与采样时间关系<sup>(1)</sup>

符号	参数	条件		典型值	最大值 (1)	单位
R <sub>AIN</sub>	外部输入阻抗	V <sub>CC</sub> > 4.0V f <sub>ADC</sub> = 20MHz	t <sub>s</sub> = 3 ADC clock cycles	-	1.2	kΩ
			t <sub>s</sub> = 4 ADC clock cycles	-	1.7	
			t <sub>s</sub> = 6 ADC clock cycles	-	2.9	
			t <sub>s</sub> = 8 ADC clock cycles	-	4.1	
			t <sub>s</sub> = 12 ADC clock cycles	-	6.3	
			t <sub>s</sub> = 16 ADC clock cycles	-	8.6	
			t <sub>s</sub> = 24 ADC clock cycles	-	13.2	
			t <sub>s</sub> = 32 ADC clock cycles	-	17.8	
			t <sub>s</sub> = 48 ADC clock cycles	-	27	
			t <sub>s</sub> = 64 ADC clock cycles	-	36.1	
			t <sub>s</sub> = 96 ADC clock cycles	-	54.5	
			t <sub>s</sub> = 128 ADC clock cycles	-	72.8	
			t <sub>s</sub> = 192 ADC clock cycles	-	109.5	
			t <sub>s</sub> = 256 ADC clock cycles	-	146.1	
t <sub>s</sub> = 384 ADC clock cycles	-	219.4				



## KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

			$t_s = 512$ ADC clock cycles	-	292.7	
--	--	--	---------------------------------	---	-------	--

(1) 以上数据为要求采样误差小于  $1/4$  LSB 情况下的计算结果。

Kiwi Instruments Corp. Confidential

### 11.3.12 DAC 特性

除非特别说明，下表列出的参数是在通用工作条件下测试得出。

表 19 DAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
VCC	DAC 电源电压	-	2.7	5.0	5.5	V
VREF_DAC	DAC 参考源	VREF_DAC = VDD	1.35	1.5	1.65	V
		VREF_DAC = VCC	2.7	5.0	5.5	V
I <sub>VCC</sub>	DAC 功耗	VCC = 5.0V	-	50	-	μA
DAC_OUT	DAC 输出范围	内部通道, CL = 50pF	0.0	-	VCC - 1LSB	V
Offset	失调电压	-	-	±1	-	LSB
DNL	微分线性误差	-	-	±0.5	-	LSB
INL	积分线性误差	-	-	±1	-	LSB
Gain Error	增益误差	VCC = 5.0V, 输入从 0 ~ 0xFFF	-	-1	-	LSB
SNDR <sup>(1)</sup>	信噪失真比	VCC = 5.0V, 1kHz, 1.0MSPS	-	49	-	dB
T <sub>setup</sub> <sup>(1)</sup>	建立时间	VCC = 5.0V, 输入从 0 跳 变到 0xFFF 建立误差 ≤ ±1LSB, CL = 50pF	-	2	-	μs
t <sub>PWR_UP</sub> <sup>(1)</sup>	上电稳定时间	VCC = 5.0V, 当输入 = 0xFFF 时输出稳定误差 ≤ ±1LSB	-	2	-	μs

(1) 由设计保证，未经生产测试。

**11.3.13 CMP 特性**
**表 20 CMP 特性**

符号	参数	条件	最小值	典型值	最大值	单位
VCC	CMP 电源电压	-	2.7	5.0	5.5	V
I <sub>VCC</sub>	CMP 功耗	VCC = 5.0V	-	100	-	μA
VCM	共模输入电压	-	VSS	-	VCC	V
OUTPUT	CMP 输出范围	-	VSS	-	VCC	V
Offset <sup>(1)</sup>	失调电压	-	-	±5	-	mV
V <sub>HYS</sub> <sup>(1)</sup>	输入迟滞电压		-	0	-	mV
			-	25	-	
			-	50	-	
			-	100	-	
T <sub>PGD</sub> <sup>(1)</sup>	响应时间	V <sub>IN+</sub> = V <sub>IN-</sub> ± 0.1V, CL = 10pF	-	200	-	ns
t <sub>PWR_UP</sub> <sup>(1)</sup>	上电稳定时间	V <sub>IN+</sub> = V <sub>IN-</sub> ± 0.1V, CL = 10pF	-	1.5	-	μs

(1) 由设计保证, 未经生产测试。

**11.3.14 PGA 特性**

除非特别说明, 下表列出的参数是在通用工作条件下测试得出。

**表 21 PGA 特性**

符号	参数	条件	最小值	典型值	最大值	单位
VCC	PGA 电源电压	-	2.7	5.0	5.5	V
VDD	PGA 逻辑供电	-	1.35	1.5	1.65	V
VOUT	输出电压	-	0.2	-	VCC-0.2	V
CMIR	共模输入范围	-	0	-	VCC	V
I <sub>load</sub>	输出驱动	-	-	-	500	μA
I <sub>q</sub>	静态电流	EN = 1, 无负载	-	500	-	μA
I <sub>l</sub>	漏电流	EN = 0	-	5	-	nA
ΔV <sub>IOFFSET</sub>	输入失调电压	校正前	-	±5	-	mV
		校正后	-	±1.6	-	mV
ΔV <sub>IOFFSET</sub> <sup>(1)</sup>	输入失调温漂	-	-	10	-	μV/°C



## KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

符号	参数	条件	最小值	典型值	最大值	单位
CMRR <sup>(1)</sup>	共模抑制比	-	-	90	-	dB
PSRR <sup>(1)</sup>	电源抑制比	-	-	90	-	dB
GBW <sup>(1)</sup>	增益带宽积	-	-	8	-	MHz
SR <sup>(1)</sup>	压摆率	-	-	3.9	-	V/ $\mu$ s
PM <sup>(1)</sup>	相位裕度	-	-	60	-	Deg
R <sub>LOAD</sub>	负载电阻	-	10	-	-	k $\Omega$
C <sub>LOAD</sub>	负载电容	-	-	-	50	pF
Gain <sup>(1)</sup>	内部可配增益	FB_EN = 1	1.9	2	2.1	倍
			2.85	3	3.15	
			3.8	4	4.2	
			7.6	8	8.4	
			15	16	17	

(1) 由设计保证, 未经生产测试。

Kiwi Instruments Corp.

## 11.3.15 LDO 特性

表 22 PGA 特性

符号	参数	条件	最小值	典型值	最大值	单位
VCC	工作电压		2.4	5.0	5.5	V
VDD	输出电压	LDO_SEL[3:0]=4'b0000	1.335	1.350	1.365	V
		LDO_SEL[3:0]=4'b0001	1.360	1.375	1.390	
		LDO_SEL[3:0]=4'b0010	1.385	1.400	1.415	
		LDO_SEL[3:0]=4'b0011	1.410	1.425	1.440	
		LDO_SEL[3:0]=4'b0100	1.435	1.450	1.465	
		LDO_SEL[3:0]=4'b0101	1.460	1.475	1.490	
		LDO_SEL[3:0]=4'b0110	1.485	1.500	1.515	
		LDO_SEL[3:0]=4'b0111	1.510	1.525	1.540	
		LDO_SEL[3:0]=4'b1000	1.535	1.550	1.565	
		LDO_SEL[3:0]=4'b1001	1.560	1.575	1.590	
		LDO_SEL[3:0]=4'b1010	1.585	1.600	1.615	
		LDO_SEL[3:0]=4'b1011	1.610	1.625	1.640	
		LDO_SEL[3:0]=4'b1100	1.635	1.650	1.665	
		LDO_SEL[3:0]=4'b1101	1.660	1.675	1.690	
		LDO_SEL[3:0]=4'b1110	1.685	1.700	1.715	
		LDO_SEL[3:0]=4'b1111	1.710	1.725	1.740	
I <sub>OUT_MAX</sub>	驱动能力	LDO_DSSEL[1:0]=2'b00	-	80	-	mA
		LDO_DSSEL[1:0]=2'b01	-	115	-	
		LDO_DSSEL[1:0]=2'b10	-	150	-	
		LDO_DSSEL[1:0]=2'b11	-	185	-	
I <sub>ON</sub>	工作电流	Normal Mode		16		μA
I <sub>OFF</sub>	关闭电流	VCC = 5.0V			100	nA

### 11.3.16 TS 特性

表 23 TS 特性

符号	参数	条件	最小值	典型值	最大值	单位
VCC	工作电源电压	-	2.4	5.0	5.5	V
TS_OUT	默认常温输出电压	VCC = 5.0V, TT = 25°C TS_SEL[1:0]=2'b01	0.9	1.1	1.3	V
TC	温度系数	TS_SEL[1:0]=2'b00		3.51		mV/°C
		TS_SEL[1:0]=2'b01		3.24		
		TS_SEL[1:0]=2'b10		2.98		
		TS_SEL[1:0]=2'b11		2.72		
I <sub>OP</sub>	工作电流	VCC = 5.0V	-	27.5		μA
I <sub>OFF</sub>	关闭电流	VCC = 5.0V	-		8.8	nA

### 11.3.17 栅极驱动特性

表 24 栅极驱动绝对最大等级

符号	参数	最小值	最大值	单位
V <sub>S</sub>	上桥浮动地	V <sub>B</sub> - 25	V <sub>B</sub> + 0.3	V
V <sub>B</sub>	上桥浮动电源	-0.3	625	
V <sub>HO</sub>	上桥浮动输出电压	V <sub>S</sub> - 0.3	V <sub>S</sub> + 0.3	
VCC_15	下桥驱动和逻辑供电电压	-0.3	25	
V <sub>LO</sub>	下桥输出电压	-0.3	VCC_15 + 0.3	
V <sub>IN</sub>	输入电压 (LIN, HIN)	-5	VCC_15 + 0.3	
V <sub>LDO</sub>	LDO 输入电压	7	20	V/ns
dV/dt	允许电压摆率	-	50	

表 25 栅极驱动推荐工作范围 ( $T_A = 25^\circ\text{C}$ )

符号	参数	最小值	最大值	单位
$V_S$	上桥浮动地	$V_B - 25$	600	V
$V_B$	上桥浮动电源	$V_S + 12$	$V_S + 20$	
$V_{HO}$	上桥浮动输出电压	$V_S$	$V_B$	
VCC_15	下桥驱动和逻辑供电电压	12	20	
$V_{LO}$	下桥输出电压	0	VCC_15	
$V_{IN}$	输入电压 (LIN, HIN)	0	5.5	
$V_{LDO}$	LDO 输入电压	10	18	
$T_A$	工作温度	-40	125	$^\circ\text{C}$

表 26 栅极驱动电气特征 (VCC\_15 = 15V,  $C_L = 1000\text{pF}$ ,  $T_A = 25^\circ\text{C}$ )

符号	参数	测试条件	最小值	典型值	最大值	单位
$V_{IN, TH+}$	输入高有效阈值		1.5	2.3	2.5	V
$V_{IN, TH-}$	输入低有效阈值		1.0	1.5	2.0	
VCC_15 <sub>uv+</sub>	VCC_15 欠压释放		-	9	-	
VCC_15 <sub>uv-</sub>	VCC_15 欠压保护		-	8	-	
VCC_15 <sub>uvhy</sub>	VCC_15 欠压迟滞		-	1	-	
VBS <sub>uv+</sub>	VBS 欠压释放		-	9	-	
VBS <sub>uv-</sub>	VBS 欠压保护		-	8	-	
VBS <sub>uvhy</sub>	VBS 欠压迟滞		-	1	-	
$I_{LK}$	VB 漏电流	$V_B = V_S = 600\text{V}$	-	-	50	$\mu\text{A}$
$I_{QBS}$	VBS 静态电流	All Input 0	-	60	120	
$I_{QCC}$	VCC_15 静态电流		-	450	-	
$I_{IN+}$	输入偏置电流 (LO/HO=高)	$V_{IN} = 5\text{V}$ 或 $V_{IN} = 0\text{V}$	-	230	500	
$I_{IN-}$	输入偏置电流 (LO/HO=低)	$V_{IN} = 5\text{V}$ 或 $V_{IN} = 0\text{V}$	-	0	2	
VOH	高电平输出电压	$I_{test} = 20\text{mA}$	-	0.6	-	V
IO+	输出高短路脉冲电流	$V_O = 0\text{V}$ , $PW < 10\text{ps}$	-	2.5	-	mA
VOL	低电平输出电压	$I_{test} = 20\text{mA}$	-	0.4	0.6	V

符号	参数	测试条件	最小值	典型值	最大值	单位
IO-	输出低短路脉冲电流	$V_O = 0V$ , $PW < 10 \mu s$	-	40	-	mA
$R_{bsd}$	BSD 阻抗		-	230	-	$\Omega$
$V_{LDO}$	LDO 输出电压		4.85	5	5.15	V
$I_{LDO}$	RCIN 低阈值		-	-	50	mA
$t_{on}$	开通传输延时		395	550	720	ns
$t_{off}$	关闭传输延时		395	550	720	
$t_r$	开通上升时间		-	125	190	
$t_f$	关闭下降时间		-	50	75	
$t_{FILIN}$	输入滤波时间 (HIN, LIN)	$V_{IN} = 0V \text{ \& } 5V$	100	100	-	
DT	死区时间	$V_{IN} = 0V \text{ \& } 5V$	210	300	390	
MT	$t_{on}$ , $t_{off}$ 匹配时间		-	40	-	

### 11.3.18 MOS 特性

表 27 MOS 绝对最大等级 (KP886761QL)

符号	参数	数值	单位
$V_{DSS}$	最高漏极-源极直流电压	600	V
$I_D$	连续漏极电流 $T_C = 25^\circ C$	1.5	A
$I_{DM}^{(1)}$	最大脉冲漏极电流 $T_C = 25^\circ C$	4.5	A
$I_S$	连续源极电流 $T_C = 25^\circ C$	1.5	A
$V_{GS}$	最高栅源电压	$\pm 30$	V
$R_{\theta JA}$	结到环境的热阻	43.2	$^\circ C/W$
$R_{\theta JC}$	结到管壳的热阻	10	$^\circ C/W$
$T_J, T_{stg}$	最高结温及存储温度	150, -55 ~ 150	$^\circ C$

表 28 MOS 电气特性 (KP886761QL)

特性						
符号	参数	条件	数值			单位
			最小	典型	最大	
$V_{DSS}$	漏-源击穿电压	$V_{GS} = 0V, I_D = 1mA$	600	-	-	V
$I_{DSS}$	零栅压下漏极漏电流	$V_{DS} = 600V, V_{GS} = 0V, T_j = 25^\circ C$	-	-	1.5	$\mu A$
$I_{GSS(F)}$	正向栅极体漏电流	$V_{GS} = +30V$	-	-	100	nA
$I_{GSS(R)}$	向栅极体漏电流	$V_{GS} = -30V$	-	-	-100	nA
$R_{DS(ON)}$	静态导通电阻	$V_{GS} = 10V, I_D = 1.5A$	-	2.7	3	$\Omega$
$V_{GS(TH)}$	阈值电压	$V_{DS} = V_{GS}, I_D = 250\mu A$	4.5	5.5	6.5	V
$V_{SD}$	正向压降	$I_S = 2A, V_{GS} = 0V$	-	-	1.6	V
$T_{rr}$	反向恢复时间	$I_S = 1.5A, T_j = 25^\circ C, dI_F/dt = 100A/\mu s, V_{GS} = 0V$	-	-	61	ns

表 29 MOS 绝对最大等级 (KP886763QL)

符号	参数	数值	单位
$V_{DSS}$	最高漏极-源极直流电压	600	V
$I_D$	连续漏极电流 $T_C = 25^\circ C$	3	A
$I_{DM}^{(1)}$	最大脉冲漏极电流 $T_C = 25^\circ C$	5	A
$I_S$	连续源极电流 $T_C = 25^\circ C$	3	A
$V_{GS}$	最高栅源电压	$\pm 30$	V
$R_{\theta JA}$	结到环境的热阻	43.2	$^\circ C/W$
$R_{\theta JC}$	结到管壳的热阻	10	$^\circ C/W$
$T_J, T_{stg}$	最高结温及存储温度	150, -55 ~ 150	$^\circ C$

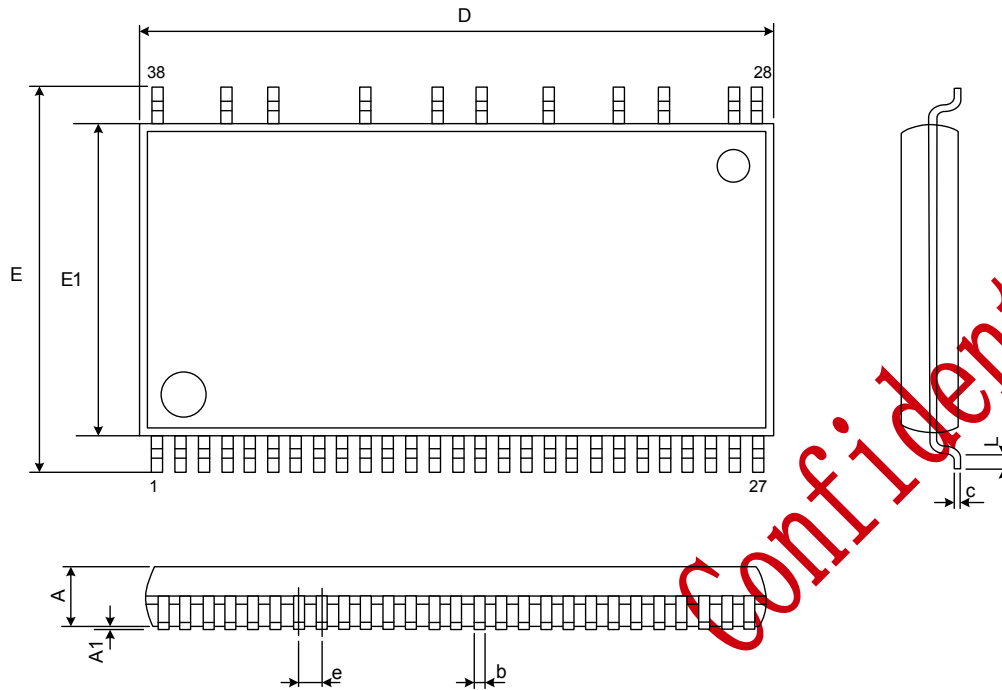
表 30 MOS 电气特性 (KP886763QL)

特性						
符号	参数	条件	数值			单位
			最小	典型	最大	
$V_{DSS}$	漏-源击穿电压	$V_{GS} = 0V, I_D = 1mA$	600	-	-	V
$I_{DSS}$	零栅压下漏极漏电流	$V_{DS} = 600V, V_{GS} = 0V, T_j = 25^\circ C$	-	-	10	$\mu A$
$I_{GSS(F)}$	正向栅极体漏电流	$V_{GS} = +30V$	-	-	100	nA
$I_{GSS(R)}$	向栅极体漏电流	$V_{GS} = -30V$	-	-	-100	nA
$R_{DS(ON)}$	静态导通电阻	$V_{GS} = 10V, I_D = 1.5A$	-	2.7	3.3	$\Omega$
$V_{GS(TH)}$	阈值电压	$V_{DS} = V_{GS}, I_D = 250\mu A$	2	-	4	V
$V_{SD}$	正向压降	$I_S = 2A, V_{GS} = 0V$	-	-	1.4	V
$T_{rr}$	反向恢复时间	$I_S = 1.5A, T_j = 25^\circ C, dI_F/dt = 100A/\mu s, V_{GS} = 0V$	-	-	120	ns

(1) 脉冲宽度受最高结温控制。

## 12 封装尺寸

SSOP-38A



符号	尺寸 (毫米)			尺寸 (英寸)		
	最小	典型	最大	最小	典型	最大
A	2.000	2.100	2.200	0.079	0.083	0.087
A1	0.000	0.100	0.200	0.000	0.004	0.008
b	0.370	0.380	0.390	0.015	0.015	0.015
c	0.170	0.270	0.370	0.007	0.011	0.015
D	21.800	22.000	22.200	0.858	0.866	0.874
E	13.800	14.100	14.400	0.543	0.555	0.567
E1	11.800	11.400	11.600	0.441	0.449	0.457
e	0.800 (BSC)			0.031 (BSC)		
L	0.600	0.800	1.000	0.024	0.031	0.039



KP886761QL, KP886763QL

高性能 MCU、高压三相栅极驱动及  
MOSFET (600V) 全集成智能功率模块

## 声明

必易微保留在没有通知的情况下对其产品和产品说明书或规格书进行任何修改的权利。客户下单前请获取最新资料。产品说明书或规格书不用于作任何明示或暗示的保证包括但不限于产品的商用性、目的适用性或不侵犯他人权利等，也不用于作任何授权包括但不限于对必易微或第三方知识产权的授权。使用者在将必易微的产品整合到应用中时或使用过程中应确保该具体应用或使用不侵犯他人知识产权或其他权利，因该应用或使用引起纠纷或造成任何损失的，必易微不承担任何法律责任包括但不限于间接责任或偶然损失责任。未经必易微书面说明，必易微的产品非为用于人体植入器械和提供生命支持系统的目的而设计。本声明替代以往版本的声明。

Kiwi Instruments Corp. Confidential